

ЕКСПОНЕНЦИАЛЕН ВРЕМЕИМПУЛСЕН АНАЛОГОВО-ЦИФРОВ ПРЕОБРАЗОВАТЕЛ

Борислав Недев*, Христо Килифарев, Силвия Станева

*Технически университет – Габрово, ул. “Хаджи Димитър” 4, Габрово, България
кореспондиращ автор: b.nedev@tugab.bg

EXPONENTIAL TIME PULSE ANALOG-DIGITAL CONVERTER

Borislav Nedev*, Hristo Kilifarev, Silviya Staneva

*Technical university of Gabrovo, 4 Hadji Dimitar str., Gabrovo, Bulgaria
Corresponding author: b.nedev@tugab.bg

Abstract

The report presents the development of an exponential (anti-logarithmic) time-impulse analog-to-digital converter (ADC). The converter is of the integrating type, where a reference voltage is integrated in a logarithmic dependence until the integrated value becomes equal to the input analog voltage. The obtained time interval is then used to enable a binary counter, which counts with a constant clock frequency. The number of counted pulses is in an exponential dependence on the input analog voltage, and the binary representation of this number forms the output digital code. Graphs, circuit diagrams, and analytical relations are presented.

Keywords: exponential (anti-logarithmic) analog-to-digital converter (ADC).

ВЪВЕДЕНИЕ

Експоненциалните (анти-логаритмични) аналогово-цифрови преобразуватели (АЦП) са с нелинейна предавателна характеристика. При тях кодирането на високите нива на сигнала е с по-голяма прецизност (стъпката на дискретизация по ниво е по-малка) в сравнение с ниските нива, където квантуването е с по-голяма стойност, т.е. обратно на действието на логаритмичните АЦП.

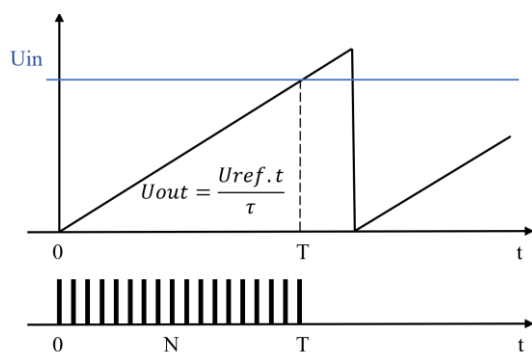
В доклада се пояснява разработването на времеимпулсен експоненциален АЦП, като е заложена идеята, че ако неравномерно (в логаритмична зависимост) променяме изходното напрежение на интегратор, интегриращ постоянно напрежение и го сравняваме с изследвано входно напрежение за определен времеви интер-

вал (запълнен с импулси). То като резултат се получава, че отчетените импулси са в експоненциална зависимост от големината на изследваното входно напрежение. При ниските нива има по-бързо покачване на изработеното от логаритмичния интегратор [1] изходно напрежение в съпоставка с високите нива, където се интегрира по бавно. Така се променят в експоненциален вид отчетените от двоичен брояч импулси (а от там и изходния цифров код) за целия динамичен диапазон на изследвания входен сигнал.

В доклада се дават графики, схеми и аналитични зависимости, поясняващи разработения експоненциален АЦП, като е представена и получената предавателна характеристика.

ИЗЛОЖЕНИЕ

Класическият времеимпулсен АЦП е тип интегриращ преобразувател [2]. На фиг. 1 са представени време-диаграмите за този тип АЦП, като те са на сравняваните от компаратор напрежения: от изхода на интегратор U_{out} и достигането му до изследваното входно напрежение U_{in} . Докато U_{out} е по-малко от U_{in} , компараторът разрешава на двоичен брояч да брой.



Фиг. 1. Времеимпулсен АЦП – графики

Отчетените от двоичния брояч импулси N за времето T са съответно право-пропорционални на изследваното входно напрежение U_{in} (1) [2, 3].

$$N = T/T_{\text{такт}} = (U_{in}/U_{ref}) \cdot (\tau/T_{\text{такт}}) \quad (1)$$

Тук U_{ref} е входното за интегратора опорно напрежение, което след интегриране с времеконстанта τ , участва в израза за U_{out} . Периодът на тактовите импулси е $T_{\text{такт}}$.

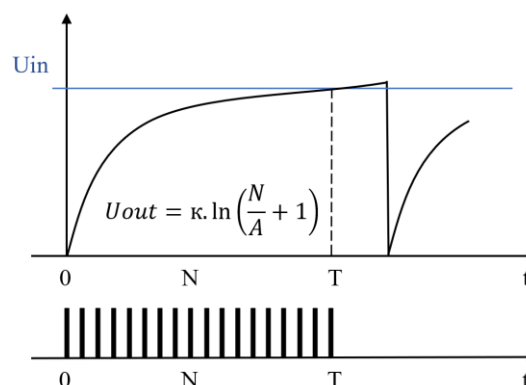
Нека разгледаме фиг. 2, на която отново са представени времедиаграми, но U_{out} да се изменя по логаритмичен закон (2):

$$U_{out} = k \cdot \ln[(N/A) + 1] \quad (2)$$

Тук k и A са параметри на уравнение (2), съответно на логаритмичния интегратор. След преобразуване на (2) за отчетените импулси се получава (3):

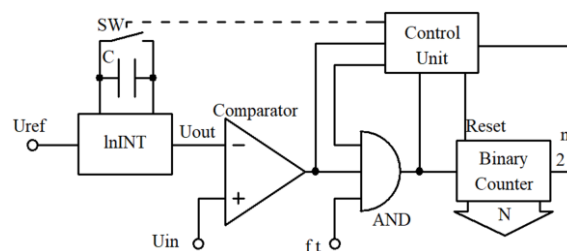
$$N = A[\exp(U_{out}/k) - 1] \quad (3)$$

Откъдето се вижда, че N е в експоненциална зависимост от U_{out} на логаритмичния интегратор.



Фиг. 2. Времеимпулсен експоненциален АЦП – графики

На фиг. 3 е представена блоковата схема на реализирания времеимпулсен експоненциален АЦП. В момент $t=0$ ключът SW е отворен и интегрирането по логаритмичен закон започва. По същото време логическият елемент AND е разрешен, така че тактовите импулси с честота f_t могат да постъпват към двоичния брояч.



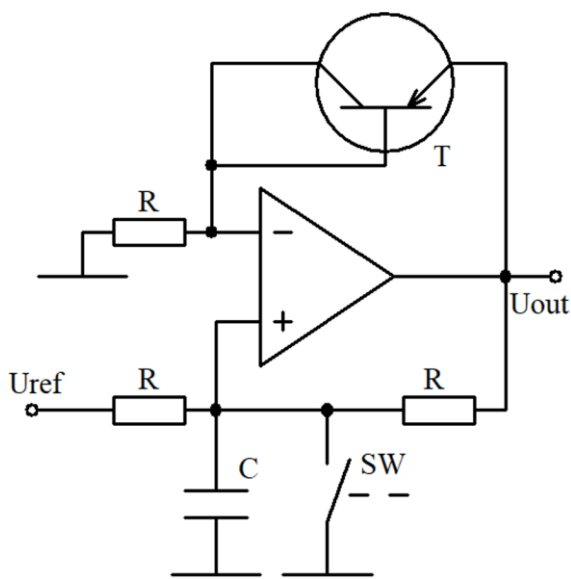
Фиг. 3. Експоненциален АЦП – блокова схема

В момент $t = T$ изходът на компаратора преминава в ниско ниво и забранява логическия елемент, при което броячът спира да брой, а неговото двоично показание се извежда като изходен цифров код N на преобразувателя. След това схемата за управление нулира интегратора $\lnINT$ чрез затваряне на ключа SW , нулира брояча и разрешава логическия елемент. Започва нов цикъл на броене.

За n -разредните времеимпулсни АЦП максималният брой на тактовите импулси е $N_{\text{max}} = 2^n - 1$, откъдето се получава,

че времето за преобразуване ще бъде равно приблизително на $T_{\text{такт}} \cdot 2^n$. Ако разработим един 8 разреден експоненциален АЦП с тактов период $T_{\text{такт}} = 1 \mu\text{s}$, времето за преобразуване ще бъде приблизително $2^8 \cdot 1 \mu\text{s} = 256 \mu\text{s}$. От това става ясно, че този тип преобразуватели са сравнително бавни, но са много по бързодействащи от другите типове интегратори АЦП [2].

На фиг. 4 е представена схемата на логаритмичен интегратор [1].



Фиг. 4. Логаритмичен интегратор

Зависимостта на изходното на интегратора напрежение U_{out} от входното постоянно напрежение U_{ref} е [1]:

$$U_{\text{out}} = 2 \cdot V_T \cdot \ln[(U_{\text{ref}}/I_{\text{co}} \cdot R^2 \cdot C) + 1] \quad (4)$$

Тук $V_T \approx 25 \text{ mV}$ е широчината на забранената зона на полупроводника за стайна температура, I_{co} е обратния колекторен ток на насищане и за маломощни транзистори е $10^{-18} - 10^{-9} \text{ A}$ [4], а $s = \sigma + j\omega$ е комплексна променлива по Лаплас (честота).

Сега да направим съпоставка с формула (2). Определя се, че параметърът $k = 2V_T = 50 \text{ mV}$, а коефициента A е (5):

$$A = I_{\text{co}} \cdot R^2 \cdot C \cdot f_t / U_{\text{ref}} \quad (5)$$

Нека I_{co} да приемем, че е 10^{-14} , изберем $R = 10 \text{ k}\Omega$, $C = 11 \text{ nF}$ и зададем $U_{\text{ref}} = 1 \text{ V}$, а тактовата честота $f_t = 1 \text{ MHz}$. Получава се $A \approx 11 \cdot 10^{-9}$. Също нека да изведем формула за A от (3):

$$A = N / [\exp(U_{\text{out}}/k) - 1] \quad (6)$$

Така построения експоненциален АЦП произведе следната статична предавателна характеристика $N = f(U_{\text{in}})$, чиито стойности са дадени в таблица 1. В таблицата се дават и изчисленията за съответните точки стойности на параметъра A . От анализа на резултатите става ясно, че константата A в случая се явява променлива, което може да означава, че:

- Има неправилна/непълна физична формула - възможно е във формула (2) A да не е просто една постоянна величина, а например в нея да участва реална σ (параметър в комплексната променлива по Лаплас), която да включва капацитети, съпротивления, усилване на ОУ и т.н.

- Има първоначален закъснителен момент - в реалната верига стават времеви забавяния, дължащи се при стартиране на броенето или на време за сработване на компаратора.

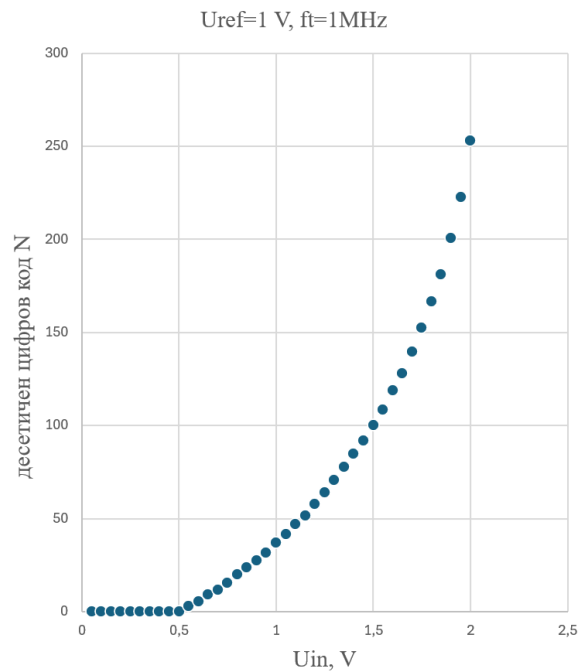
- Нелинейности и прагове - насищане на ОУ, входно изместване на компаратора, leakage на кондензатора, което да води до неидеален експоненциален закон.

Единичните точки дават много различни стойности на A (от $\sim 10^{-15}$ до $\sim 5 \cdot 10^{-6}$), което означава, че опростеният модел не пасва перфектно на целия динамичен диапазон без допълнителни параметри (офсет, усилване, нелинейности). Офсетът (изместване от първоначално нулево ниво) може да се дължи на използвания аналогов ключ във входната верига на логаритмичния интегратор.

Таблица 1. Статична предавателна характеристика

U _{in} [V]	N	A (изчислен)
0	0	0
0,5	0	0
0,55	3	5,00E-5
0,6	6	3,68E-5
0,65	9	2,04E-5
0,7	12	9,93E-6
0,75	16	4,85E-6
0,8	20	2,23E-6
0,85	24	9,85E-7
0,9	28	4,24E-7
0,95	32	1,79E-7
1	37	7,63E-8
1,05	42	3,19E-8
1,1	47	1,32E-8
1,15	52	5,38E-9
1,2	58	2,20E-9
1,25	64	8,94E-10
1,3	71	3,63E-10
1,35	78	1,46E-10
1,4	85	5,80E-11
1,45	92	2,29E-11
1,5	100	9,09E-12
1,55	109	3,62E-12
1,6	119	1,41E-12
1,65	128	5,47E-13
1,7	140	2,15E-13
1,75	153	8,45E-14
1,8	167	3,87E-14
1,85	181	1,54E-14
1,9	201	6,31E-15
1,95	223	2,58E-15
2	253	1,08E-15

На фиг. 5 е представена в графичен вид статичната предавателна характеристика за данните от таблица 1. От графиката се вижда, че схемата е работоспособна като изменението на цифровия код N става по експоненциален закон (3), който се нуждае от корекции, относно параметъра A. Той може да се промени, така че да е в зависимост от U_{in}, т. е. A да стане променлива.



Фиг. 5. Статична предавателна характеристика

Могат да се прилагат и други опорни напрежения U_{ref}, при които се установява, че се променя динамичния диапазон на изследвания сигнал, а също се променя и прагът на сработване. Тези изследвания биха довели до оптимално U_{ref}, при което експерименталните данни в максимална степен да се доближат до теоретичните зависимости.

ЗАКЛЮЧЕНИЕ

Разработен е експоненциален АЦП с 8-битов изходен код, базиран на формула (2) [1]. Той е изследван и получените експериментални данни показват добро съответствие между реални и изчислени стойности в работния диапазон.

Основните предимства на схемното решение са опростената аналитична характеристика, възможността за обхващане на широк динамичен диапазон и лесната реализация. Недостатъците включват праг на сработване около 0,5 V, понижена чувствителност при малки входни сигнали и нарастващи отклонения при високи напрежения.

Схемата е подходяща за приложения, изискващи експоненциална компресия на сигнала. При тях не е необходима висока чувствителност при ниски нива, а при по-големи сигнали е нормално грешката на дискретизация да се увеличава, поради намаляването на стъпката на квантуване.

Този доклад е финансиран по проект НИП2025-9, „Изследване и изграждане на софтуерно дефинирани мрежи“ към Технически университет – Габрово.

ЛИТЕРАТУРА

[1] Nedev, B., TWO-CYCLE LOGARITHMIC ANALOG-TO-DIGITAL CONVERTER (LADC), International Scientific Conference Unitech`24, Technical University of Gabro-

vo, Gabrovo, Bulgaria, 2024, [Online] https://unitech.tugab.bg/images/2024/dokladi/4.COMPUTER_SYSTEMS_AND_TECHNOLOGIES/TWO-CYCLE_LOGARITHMIC_ANALOG-TO-DIGITAL_CONVERTER_LADC.pdf (2025).

[2] Soclof, Sidney, Applications of Analog Integrated Circuits, Sofia, Technika, 1990.

[3] Goranov, G., Digital Circuitry, Technical University of Gabrovo Publishing House 2016, ISBN 978-954-683-554-3.

[4] Jaeger, R., Blalock, T., Microelectronic Circuit Design, 4ed, Chapter 5, Bipolar Junction Transistors, McGraw-Hill, 2011, [Online] [https://engineering.purdue.edu/~ee255d3/files/MCD4thEdChap05_\[Compatibility_Mode\].pdf](https://engineering.purdue.edu/~ee255d3/files/MCD4thEdChap05_[Compatibility_Mode].pdf) (2025).